

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(54) CORRELATION DETECTION INTERPOLATION METHOD AND DEVICE

(11) 5-153562 (A) (43) 18.6.1993 (19) JP

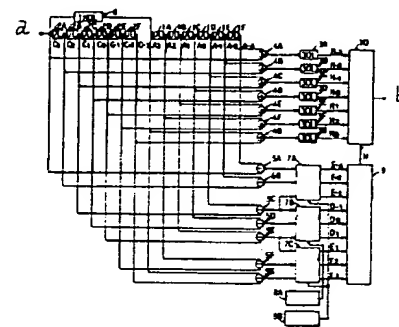
(21) Appl. No. 3-317819 (22) 2.12.1991

(71) MATSUSHITA ELECTRIC IND CO LTD (72) HARUO YAMASHITA(2)

(51) Int. Cl⁵. H04N7/01, G06F15/353, G06F15/66, H04N7/00

PURPOSE: To decide an optimum interpolation direction, to prevent picture quality deterioration and to interpolate the resolution into a high resolution by outputting a corrected value selectively among calculated values for each interpolation line inputted from an arithmetic operation means.

CONSTITUTION: Picture information from a picture input terminal is converted into an information string with 7 picture elements on a C line by horizontal delay means 2A-2F. Similarly, the picture information is converted into an information string with 7 picture elements on the C line by a vertical delay means 6 and horizontal delay means 1A-1F. The picture element information on the lines A, C is inputted to arithmetic operation means 4A-4G and an arithmetic mean value is calculated as an interpolated value for each interpolation line in a direction of an interpolation line 7 passing through the picture element to be interpolated. The arithmetic operation means 4A-4C calculate the interpolation value in the interpolation direction decreasing in a lower right direction, an arithmetic operation means 4D calculates that of the interpolation direction in the vertical direction, and the arithmetic operation means 4E-4G calculate that of the interpolation direction decreasing in a lower left direction. The interpolated values are inputted in a decision means 9, in which they are processed and any of which in the 7 kinds of interpolated values is to be used is decided, the result is passed selectively from a selection means 10 and outputted from a video output terminal.



a: video input, b: video output, 7A-7C: absolute value comparison, 8A,8B: setting means

(54) METHOD AND DEVICE FOR CORRELATION DETECTION INTERPOLATION

(11) 5-153563 (A) (43) 18.6.1993 (19) JP

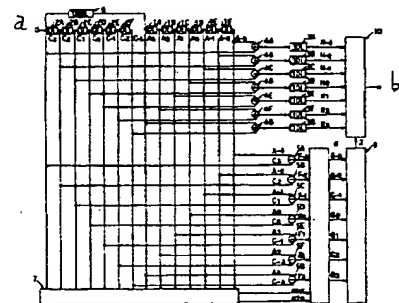
(21) Appl. No. 3-317820 (22) 2.12.1991

(71) MATSUSHITA ELECTRIC IND CO LTD (72) HARUO YAMASHITA(2)

(51) Int. Cl⁵. H04N7/01, G06F9/44, G06F15/353, G06F15/66, H04N7/00

PURPOSE: To attain high resolution interpolation without occurrence of noise by implementing fuzzy deduction in the case of deciding the interpolation direction so as to attain direction discrimination with correlation with respect to all interpolated lines.

CONSTITUTION: Picture information from a picture input terminal is converted into 7 picture elements on a C line by horizontal delay means 2A-2F. Similarly, the picture information is converted into 7 picture elements on an A line by a vertical delay means 6 and horizontal delay means 1A-1F. The picture element information on the lines A, C is inputted to arithmetic operation means 4A-4G and an arithmetic means is calculated as an interpolated value for each interpolation line in a direction of an interpolation line passing through the picture element to be interpolated. The arithmetic operation means 4A-4C calculate the interpolation value which slants to a lower right direction, and the arithmetic operation means 4E-4G calculate the interpolation value which slants to a lower left direction. The interpolated values are inputted in a premise section 8 and a fuzzy deduction section 9, in which any of which in the 7 kinds of interpolated values is to be used is decided, the result is passed selectively from a selection means 10 and outputted from a video output terminal.



7: maximum minimum decisions means, a: video input, b: video output

(54) VERTICAL DRIVE PULSE GENERATING CIRCUIT

(11) 5-153564 (A) (43) 18.6.1993 (19) JP

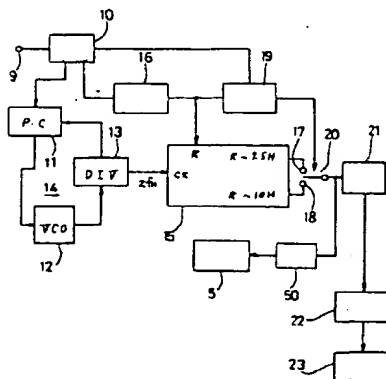
(21) Appl. No. 3-236394 (22) 17.9.1991

(71) SANYO ELECTRIC CO LTD (72) IKUO OSAWA

(51) Int. Cl⁵. H04N7/08, H04N5/06, H04N5/93

PURPOSE: To generate a character signal extract pulse with a simple circuit by using a vertical drive pulse generated from a frequency divider circuit for vertical deflection so as to generate the vertical drive pulse on which character signal extract information is superimposed.

CONSTITUTION: A video signal from a terminal 9 is subject to synchronization separation by a synchronizing separator circuit 10 and the result is locked to a horizontal synchronizing signal by a phase comparator circuit 11, a voltage controlled oscillator 12 and a frequency divider circuit 13. Then a frequency (2×horizontal synchronizing signal frequency) from the circuit 13 is fed to a clock terminal of the frequency divider circuit 15, in which the clock signal is frequency-divided to generate a vertical drive pulse whose frequency is nearly 60Hz. A vertical synchronizing signal separator circuit 16 extracts the vertical synchronizing signal, it is fed to the circuit 15 as a reset signal and a vertical drive pulse is outputted from the circuit 15 in response to the resetting. On the other hand, an extract pulse of a character signal desired to be extracted is generated by utilizing a state restoration timing of the vertical drive pulse having been not in use so far. An output of a switch 20 is fed to a 1st MM 50 operated at the trailing edge and the pulse is subject to waveform shaping to have a proper width for the extraction.



5: extract, 19: discriminator, 21: 2nd MM, 22: sawtooth wave oscillator, 23: oscillation output

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-153562

(43)公開日 平成5年(1993)6月18日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N 7/01	G	9070-5C		
G 0 6 F 15/353		6798-5L		
15/66	M	8420-5L		
H 0 4 N 7/00	A	9070-5C		

審査請求 未請求 請求項の数4(全 11 頁)

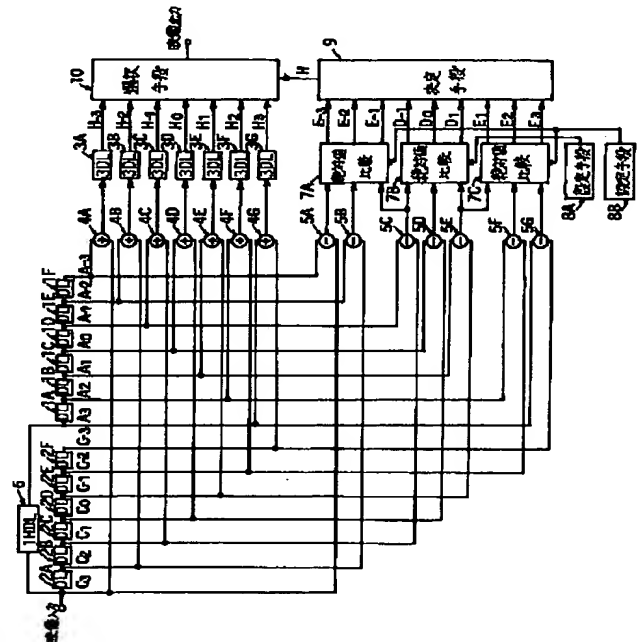
(21)出願番号	特願平3-317819	(71)出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22)出願日	平成3年(1991)12月2日	(72)発明者	山下 春生 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(72)発明者	福島 積 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(72)発明者	石原 秀志 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(74)代理人	弁理士 中島 司朗

(54)【発明の名称】 相関検出補間方法および装置

(57)【要約】

【目的】 相関判断ミスによる画質劣化を防止した補間装置の提供

【構成】 補間ライン上の上下の走査線上の画素の相加平均を得る演算手段と、画素の相関値を得る相関値検出手段と、相関性の基準設定値を出力する設定手段と、2値化信号を出力する比較手段と、補間ラインを決定する決定手段と、演算手段の出力を選択通過させる選択手段を備え、まず、補間すべき画素の上下6画素について相関性を判断し、次に、斜め方向のみ相関性がある場合は、さらに浅い角度についても相関性を判断した上で、補間方向を決定する相関補間検出装置及び方法。これにより、相関検出エラーの防止および斜め線の適切な補間を図る。



【特許請求の範囲】

【請求項1】 補間すべき画素をB(0)とし、その真上の画素をA(0)、真下の画素をC(0)、前記A(0)を含む左右の7画素をA(-3)、A(-2)、A(-1)、A(0)、A(1)、A(2)、A(3)、前記C(0)を含む左右の7画素をC(-3)、C(-2)、C(-1)、C(0)、C(1)、C(2)、C(3)とし、前記B(0)を通る7方向の補間ライン上の画素の組であるA(-3)とC(3)、A(-2)とC(2)、A(-1)とC(1)、A(0)とC(0)、A(1)とC(-1)、A(2)とC(-2)、A(3)とC(-3)について、前記A(-1)とC(1)、A(0)とC(0)、A(1)とC(-1)からなる3方向の補間ラインを有する第1の領域と前記A(1)とC(-1)、A(2)とC(-2)、A(3)とC(-3)からなる3方向の補間ラインを有する第2の領域と前記A(-3)とC(3)、A(-2)とC(2)、A(-1)とC(1)からなる3方向の補間ラインを有する第3の領域とに分けて、前記B(0)を補間する方法であって、前記第1の領域の各補間ラインについて、2つの画素レベルの差と、所定の基準設定値とを比較し、相関性の有無を検出するステップと、前記第1の領域において左下がり方向(A(1)-C(-1)方向)の相関性があるときは、前記第2の領域の3方向の補間ラインについて、同様に相関性の有無を検出し、相関性の検出された補間ラインに対しては、その2つの画素レベルの相加平均を前記B(0)の値とし、相関性の検出に矛盾がある場合には、A(1)-C(-1)方向の画素レベルの相加平均を前記B(0)の値とするステップと、前記第1の領域において右下がり方向(A(-1)-C(1)方向)の相関性があるときは、前記第3の領域の3方向の補間ラインについて、同様に相関性の有無を検出し、相関性の検出された補間ラインに対しては、その2つの画素レベルの相加平均を前記B(0)の値とし、相関性の検出に矛盾がある場合には、A(-1)-C(1)方向の画素レベルの相加平均を前記B(0)の値とするステップと、前記第1の領域において上記以外のときは、A(0)-C(0)方向の画素レベルの相加平均を前記B(0)の値とするステップとから補間すべき画素の値B(0)の値を決定し補間することを特徴とする相関検出補間方法。

【請求項2】 前記第1の領域の相関性の有無を検出するステップにおいて用いられる設定基準値は、前記第2の領域及び第3の領域の相関性の有無を検出するステップにおいて用いられる設定基準値よりも、大きい値であることを特徴とする請求項1記載の相関検出方法。

【請求項3】 補間すべき画素をB(0)とし、その真上の画素をA(0)、真下の画素をC(0)、前記A(0)を含む左右の7画素をA(-3)、A(-2)、A(-1)、A(0)、A(1)、A(2)、A(3)、前記C(0)を含む左右の7画素をC(-3)、C(-2)、C(-1)、C

(0)、C(1)、C(2)、C(3)とし、前記B(0)を通る7方向の補間ライン上の画素の組であるA(-3)とC(3)、A(-2)とC(2)、A(-1)とC(1)、A(0)とC(0)、A(1)とC(-1)、A(2)とC(-2)、A(3)とC(-3)について、前記A(-1)とC(1)、A(0)とC(0)、A(1)とC(-1)からなる3方向の補間ラインを有する第1の領域と前記A(1)とC(-1)、A(2)とC(-2)、A(3)とC(-3)からなる3方向の補間ラインを有する第2の領域と前記A(-3)とC(3)、A(-2)とC(2)、A(-1)とC(1)からなる3方向の補間ラインを有する第3の領域とに分けて、前記B(0)の補間をする装置であって、前記7方向の各補間ライン毎に、2つの画素レベルの相加平均をとり、補間すべき画素B(0)の画素レベルを求めておく演算手段と、前記7方向の各補間ライン上毎に、2つの画素レベルの差をとり、相関値を検出する相関値検出手段と、前記相関値検出手段が出力する相関値につき、相関性の有無を判定するための基準設定値を出力する設定手段と、前記第1の領域、第2の領域及び第3の領域において、前記相関値検出手段から出力される相関値と、前記基準設定値との大小を比較し、各方向毎の相関性の有無を示す二値化信号を、各領域毎に出力する比較手段と、前記比較手段の出力により補間すべき方向を決定する決定手段と、前記決定手段の出力に対応した前記演算手段の出力を選択通過させる選択手段とを備え、前記決定手段は、前記第1の領域、第2の領域及び第3の領域に対する各々の二値化信号をデコードし、前記選択手段を制御する第1、第2及び第3のデコード回路からなり、前記二値化信号がA(1)-C(-1)方向(左下がり)の補間ラインの相関性を有することを示すときは、前記第1のデコード回路の出力よりも前記第2のデコード回路の出力を優先し、前記二値化信号がA(-1)-C(1)方向(右下がり)の補間ラインの相関性を有することを示すときは、前記第1のデコード回路の出力よりも前記第3のデコード回路の出力を優先し、前記二値化信号がそれ以外のときは、前記第1のデコード回路の出力を優先して選択手段の制御信号を出力することを特徴とする相関検出補間装置。

【請求項4】 前記設定手段は、強弱2段階の基準設定値を出力し、前記比較手段は、前記第1の領域においては、前記弱い設定基準値を用い、前記第2の領域及び第3の領域においては、前記強い設

定基準値を用いる構成となっていることを特徴とする請求項3記載の相関検出補間装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、階調画像を扱うテレビ、ビデオ、プリンタ、複写機等の映像および情報分野において、例えばフィールド信号からフレーム信号を作成する際に使用する補間方法および装置に関する。

【0002】

【従来の技術】近年、映像機器のデジタル化にともない画素密度の変換技術の重要性が高まっている。IDTV (Improved Definition T.V.) やEDTV (Enhanced Definition T.V.) においては、放送電波、ビデオ信号等においては、2つのフィールドから1つのフレームとするインターレースであるため、ノンインターレース化が重要な技術である。このノンインターレース化は、静止画のようにフレーム相関のある場合には1フィールド前の情報を利用して容易に行なえるが、動画のようにフレーム相関のない場合には、1フィールド前の情報は1/60秒前の時点の情報であるので利用できず、1フィールドを走査線間で補間を行うことにより1フレームにする必要がある。同様に、ビデオプリンタ等の映像信号のハードコピー機器でも、プリントエンジン部はフレーム相当の画素数で記録を行なう構成を採り、入力映像信号が静止画であるときはフレームをそのまま記録し、動画である場合にはひとつのフィールドの情報を補間することによりフレーム相当の画素数に変換し記録を行なっている。

$$\begin{aligned} \Delta 1 \text{ が最小のとき } B_n &= |A_{n-1} + C_{n+1}| / 2 \\ \Delta 2 \text{ が最小のとき } B_n &= |A_n + C_n| / 2 \\ \Delta 3 \text{ が最小のとき } B_n &= |A_{n+1} + C_{n-1}| / 2 \end{aligned}$$

つまり、この補間方法は、補間すべき画素 B_n の上の画素 A_n と下の画素 C_n とのレベル差と、右上の画素 A_{n+1} と左下の画素 C_{n-1} とのレベル差と、左上の画素 A_{n-1} と右下の画素 C_{n+1} とのレベル差とを比較し、最も画素レベル差の少ない方向が画像の連続性即ち相関性が高いと判断し、その方向の画素の組の平均値を補間値とするものである。(「写真工業」1989年10月号 PP107~108 参照) また、同様の考えを階層的に適用し補間方向を3方向より左右に拡大したものもある。(特開平2-177683号公報)。

【0007】

【発明が解決しようとする課題】しかしながら、従来技術では、補間方向を決定する相関性の判断を、右下がり、左下がり、上下方向という複数の補間方向における画素のレベル差の絶対値を相互比較し、その中で最小のものを最も相関性が高いと判断し、その補間ラインの方向に対して補間を行なうため、下記の課題がある。

【0008】どの補間方向にも画素レベル差が大きい場合は、本来相関性が無いと判断して線形補間を行なうべ

*【0003】従来これらのフィールド補間は、上下の走査線の画素の加算平均をとる線形補間という手法を用いている。この手法は、少ない画素情報から多くの画素のデータを作り出すという補間の性質から、解像度を高めることを諦め画素数の増加による画像の滑らかさを目的とするものである。補間された画像は、通常フレーム画像と比べてボケた印象の画像となる。

【0004】そこで、この線形補間の問題点を解決するために別の補間方法として、画像が持つ連続性等の統計的な性質を利用することにより、相関検出を用いて線形補間以上に画像中の斜め線の滑らかさを得、さらに線形補間以上の垂直解像度を得ることを目的とした補間方法が検討されている。以下図5を参照しながら、この相関検出を有した補間方法について説明する。

【0005】図5において、AラインとCラインは同一のフィールドで連続して入力される走査線であり、Bラインはこのフィールドでは入力されない走査線であり補間すべきラインである。補間すべき画素をBラインの中の B_n とすると、A、Cライン間の B_n を通る3方向の輝度レベルの差 $\Delta 1$ 、 $\Delta 2$ 、 $\Delta 3$ は、次の式で表わされる。

【0006】

$$\begin{aligned} \Delta 1 &= |A_{n-1} - C_{n+1}| \\ \Delta 2 &= |A_n - C_n| \\ \Delta 3 &= |A_{n+1} - C_{n-1}| \end{aligned}$$

補間すべき値 B_n は、次のように選ばれる。

*

$$\begin{aligned} B_n &= |A_{n-1} + C_{n+1}| / 2 \\ B_n &= |A_n + C_n| / 2 \\ B_n &= |A_{n+1} + C_{n-1}| / 2 \end{aligned}$$

きであるにも関わらず、その中で画素レベル差が少しでも小さいものを選択するため、相関性の検出を誤るといふ問題点があり、誤った方向の画素の平均値を補間値として補間を行ってしまい、その画素がノイズとなり画質劣化が生じるという問題がある。

【0009】また、どの補間ラインの方向にも画素レベル差が小さくすべての方向に相関性がある場合でも、本来相関性が有ると判断して線形補間を行なうべきであるにも関わらず、その中で画素レベル差が少しでも小さいものを選択するため、同様に誤検出が生じノイズによる画質劣化が生じるという問題がある。図6は補間によるノイズが発生する画像の例である。実線の円は入力される画素であり、破線の円は補間される画素である。垂直に1画素間隔で2本の縦の黒ラインの画像が入力され、 B_n の画素を補間により得る場合、図中に示した3方向の画素レベル差の最小のものを選択するわけであるが、この例では3方向とも画素レベル差が小さいが、それぞれの画素レベルは少しずつばらつくため僅かの差で左右どちらかの斜め方向のレベル差が最小であれば、斜め方

向の補間を選択しB_nの補間値として黒を選んでしまい補間ノイズとなるという問題がある。

【0010】また例えば、垂直方向の画素のレベル差に比べ、右下がり方向と左下がり方向の両方の画素のレベル差が小さい場合、即ち画素のレベル差による相関性判断に矛盾が生じる場合も、本来相関性が無いと判断し垂直方向の線形補間を行なうべきであるに関わらず、従来例ではどちらかが選択され同様に画質劣化が生じるという問題点を有していた。

【0011】一般的に、相関補間方式は、画像の連続性という性質から相関性を検出し、補間方向の検出が適切にできれば、画像中の斜め線の滑らかさと垂直解像度の向上が図れる点が特長であるが、相関性の検出に誤りがあれば、ノイズとなって画質を劣化させるという問題がある。このため、如何に正しく相関性を判断できるかが極めて重要である。

【0012】特に、実際のフィールド信号からフレーム信号並に滑らかな画像を得るには、かなり水平に近い斜め線まで改善させる必要があるため、補間方向として最低7方向が必要である。この7方向の中で最も水平に近い方向で補間をする場合には、かなり水平に近い斜め線まで改善が可能となるが、誤って補間した場合には、補間を行なう画素間は水平方向に6画素も離れていることになり、大きなノイズや水平解像度の劣化を引き起こすことになるという問題がある。このため、相関性を判断するため参照する画素数が多い場合は、水平方向に近づけば近づくほど、精度の高い相関検出が必要となる。

【0013】本発明は上記問題点に鑑み、相関判断ミスによる画質劣化を防止し、さらに水平に近い方向の補間性能を向上させた相関検出を備えた補間装置の提供を目的とする。

【0014】

【課題を解決するための手段】上記問題点を解決するために、本発明の相関補間検出方法は、補間すべき画素をB(0)とし、その真上の画素をA(0)、真下の画素をC(0)、前記A(0)を含む左右の7画素をA(-3)、A(-2)、A(-1)、A(0)、A(1)、A(2)、A(3)、前記C(0)を含む左右の7画素をC(-3)、C(-2)、C(-1)、C(0)、C(1)、C(2)、C(3)とし、前記B(0)を通る7方向の補間ライン上の画素の組であるA(-3)とC(3)、A(-2)とC(2)、A(-1)とC(1)、A(0)とC(0)、A(1)とC(-1)、A(2)とC(-2)、A(3)とC(-3)について、前記A(-1)とC(1)、A(0)とC(0)、A(1)とC(-1)からなる3方向の補間ラインを有する第1の領域と前記A(1)とC(-1)、A(2)とC(-2)、A(3)とC(-3)からなる3方向の補間ラインを有する第2の領域と前記A(-3)とC(3)、A(-2)とC(2)、A(-1)とC(1)からなる3方向の補間ラインを有する第3の領域とに分けて、前記B(0)を補間する方法であって、前記第1の領域の各補間ラインについて、2つの画素レベルの差と、所定の基準設定値とを比較し、相関性の有無を検出

するステップと、前記第1の領域において左下がり方向(A(1)-C(-1)方向)の相関性があるときは、前記第2の領域の3方向の補間ラインについて、同様に相関性の有無を検出し、相関性の検出された補間ラインに対しては、その2つの画素レベルの相加平均を前記B(0)の値とし、相関性の検出に矛盾がある場合には、A(1)-C(-1)方向の画素レベルの相加平均を前記B(0)の値とするステップと、前記第1の領域において右下がり方向(A(-1)-C(1)方向)の相関性があるときは、前記第3の領域の3方向の補間ラインについて、同様に相関性の有無を検出し、相関性の検出された補間ラインに対しては、その2つの画素レベルの相加平均を前記B(0)の値とし、

相関性の検出に矛盾がある場合には、A(-1)-C(1)方向の画素レベルの相加平均を前記B(0)の値とするステップと、前記第1の領域において上記以外のときは、A(0)-C(0)方向の画素レベルの相加平均を前記B(0)の値とするステップとから補間すべき画素の値B(0)の値を決定し補間することを特徴としている。

【0015】また、本発明の相関検出補間装置は、補間すべき画素をB(0)とし、その真上の画素をA(0)、真下の画素をC(0)、前記A(0)を含む左右の7画素をA(-3)、A(-2)、A(-1)、A(0)、A(1)、A(2)、A(3)、前記C(0)を含む左右の7画素をC(-3)、C(-2)、C(-1)、C(0)、C(1)、C(2)、C(3)とし、前記B(0)を通る7方向の補間ライン上の画素の組であるA(-3)とC(3)、A(-2)とC(2)、A(-1)とC(1)、A(0)とC(0)、A(1)とC(-1)、A(2)とC(-2)、A(3)とC(-3)について、前記A(-1)とC(1)、A(0)とC(0)、A(1)とC(-1)からなる3方向の補間ラインを有する第1の領域と前記A(1)とC(-1)、A(2)とC(-2)、A(3)とC(-3)からなる3方向の補間ラインを有する第2の領域と前記A(-3)とC(3)、A(-2)とC(2)、A(-1)とC(1)からなる3方向の補間ラインを有する第3の領域とに分けて、前記B(0)の補間をする装置であって、前記7方向の各補間ライン毎に、2つの画素レベルの相加平均をとり、補間すべき画素B(0)の画素レベルを求めておく演算手段と、前記7方向の各補間ライン上毎に、2つの画素レベルの差をとり、相関値を検出する相関値検出手段と、前記相関値検出手段が出力する相関値につき、相関性の有無を判定するための基準設定値を出力する設定手段と、前記第1の領域、第2の領域及び第3の領域において、前記相関値検出手段から出力される相関値と、前記基準設定値との大小を比較し、各方向毎の相関性の有無を示す二値化信号を、各領域毎に出力する比較手段と、前記比較手段の出力により補間すべき方向を決定する決定手段と、前記決定手段の出力に対応した前記演算手段の出力を選択通過させる選択手段とを備え、前記決定手段は、前記第1の領域、第2の領域及び第3の領域に対する各々の二値化信号をデコードし、前記選択手段を制御する第1、第2及び第3のデコード回路からなり、前記二値化信号がA(1)-C(-1)方向(左下

がり)の補間ラインの相関性を有することを示すときは、前記第1のデコード回路の出力よりも前記第2のデコード回路の出力を優先し、前記二値化信号がA(-1) - C(1)方向(右下がり)の補間ラインの相関性を有することを示すときは、前記第1のデコード回路の出力よりも前記第3のデコード回路の出力を優先し、前記二値化信号がそれ以外のときは、前記第1のデコード回路の出力を優先して選択手段の制御信号を出力するようにしている。

【0016】また、前記設定手段は、強弱2段階の基準設定値を出力し、前記比較手段は、前記第1の領域においては前記弱い設定基準値を用い、前記第2の領域及び第3の領域においては前記強い設定基準値を用いてもよい。

【0017】

【作用】本発明は上記した構成によって、相関値検出手段からの相関値に基づいて、比較手段は、前記第1の領域、第2の領域及び第3の領域毎に、各補間ラインの相関性の有無を判定する。決定手段は、前記第1の領域において、左下がり方向の相関性のみを有するときは、第2の領域における相関性に基づいて補間方向を決定し、前記第1の領域において、右下がり方向の相関性のみを有するときは、第3の領域における相関性に基づいて補間方向を決定し、前記第1の領域において、それ以外のときは、その領域の相関性に基づいて補間方向を決定する。この決定手段の出力に従って、選択手段は、演算手段から入力される各補間ライン毎の演算値の中から、補間すべき値を選択出力する。

【0018】

【実施例】以下本発明の一実施例の相関検出補間装置について、図面を参照しながら説明する。図1は本発明の実施例における相関検出補間装置の一構成例を示すブロック図である。図1において、1A~1Fは、1画素分の遅延を行なう水平遅延手段であり、補間すべき画素の上の走査線(Aライン)の画素データが順次シフトされていく。

【0019】2A~2Fは、1画素分の遅延を行なう水平遅延手段であり、補間すべき画素の下側の走査線(Cライン)の画素データが順次シフトされていく。3A~3Fは、補間すべき画素の位置に合わせるため3画素分の遅延を行なう水平遅延手段である。4A~4Gは、Aライン上の画素とCライン上の画素の相加平均演算を行なう演算手段である。

【0020】5A~5Fは、Aライン上の画素とCライン上の画素の減算を行ない各種方向の画素レベル差を算出する画素レベル差を演算することにより相関値を検出する減算手段である。6は、AラインをCラインと同時に出力されるようタイミングに合わせるため1走査線期間の遅延を行なう垂直遅延手段である。

【0021】7A、7Cは、5A~5C、5E~5Gか

らの入力の絶対値と、設定値k1とを比較し、設定値より大きければ1、小さければ0の2値化する絶対値比較手段である。7Bは、5C~5Eからの入力の絶対値を設定値、k0とを比較し、設定値より大きければ1、小さければ0の2値化する絶対値比較手段である。

【0022】8Aは、所定の設定値k0、を出力する設定手段であり、絶対値比較手段7Bに入力される。8Bは、所定の設定値k1、を出力する設定手段であり、絶対値比較手段7A及び7Cに入力される。9は、二値信号群に基づいて最適な補間ラインを決定する決定手段である。

【0023】10は、選択信号により複数の入力からひとつを選択通過させる選択手段である。図4は、図1の決定手段9と選択手段10の詳細回路図の一例である。91、92、93は3bit入力のデコーダであり、8本の出力はそれぞれ、入力が図中のシンボルの右に記入された3bitの数字の組合せに該当したときにアクティブになる。

【0024】94A、94B、94C、94D、94Eは、それぞれ6入力、4入力、3入力、3入力、4入力のORゲートである。95A~95Fは2入力のANDゲートである。100A~100Gは、アナログスイッチであり、出力をワイヤード・オア接続している。

【0025】ANDゲート95A、95B、95Cは、デコーダ91が(1,0,0)を選択した場合だけデコーダ93とORゲート94D、94Eによる判断結果を選択手段10に与え、ANDゲート95D、95E、95Fは、デコーダ91が(0,0,1)を選択した場合だけデコーダ92とORゲート94B、94Cによる判断結果を選択手段10に与える働きをする。デコーダが上記以外を選択した場合は、デコーダ91とORゲート94Aによる判断結果を選択手段10に与える。これら決定手段9の出力は、選択手段10の対応するアナログスイッチ100A~100Gに与えられ、対応する補間ラインの補間値が画像出力端子から出力される。

【0026】以上のように構成された本実施例の相関検出補間装置について、図を用いてその動作を説明する。図1の画像入力端子から入力された画像情報は、水平遅延手段2A~2FによりCライン上7画素C(-3)、C(-2)、C(-1)、C(0)、C(1)、C(2)、C(3)の情報列に変換される。同様に、垂直遅延手段6と水平遅延手段1A~1FによりAライン上7画素A(-3)、A(-2)、A(-1)、A(0)、A(1)、A(2)、A(3)の情報列に変換される。

【0027】図2は、補間すべき画素B(0)(図中添字付きのB)を中心にして、入力されるAラインとCラインの画素情報(図中添字付きのA、C)と補間すべき画素情報の置関係、7方向の補間ライン、及びその補間値(図中添字付きのH)を示し、補間動作の概念図である。Aライン、Cライン上の画素情報は、図1の演算手段4A~4Gに入力される。演算手段4A~4Gは、補

間すべき画素b(0)を通る補間ライン7方向について、それぞれの補間ライン毎の補間値として相加平均を計算しておく。演算手段4A、4B、4Cは、それぞれ図2における右下がり18度、27度、45度の補間方向における補間値H(-3)、H(-2)、H(-1)を算出する。演算手段4Dは垂直方向の補間値H(0)を算出する。また演算手段4E、4F、4Gは、それぞれ図2における左下がり45度、27度、18度の補間方向における補間値H(-3)、H(-2)、H(-1)を算出する。これらの補間値は、決定手段10に入力され、後述する決定手段9の処理により、これらの7種類の補間値のどれを用いるべきかが決定され、選択手段10より選択通過され、映像出力端子から出力される。

【0028】Aライン、Cライン上の画素情報は、図1の減算手段5A~5Gにも入力される。減算手段5A~5Gは、Aライン上の画素とCライン上の画素の減算を、相関ライン7方向毎に行ない画素レベル差を算出する。減算手段5A、5B、5Cは、それぞれ図2における右下がり18度、27度、45度の補間方向における画素レベル差を算出する。減算手段5Dは垂直方向の画素レベル差を算出する。また減算手段5E、5F、5Gは、それぞれ図2における左下がり45度、27度、18度の補間方向における画素レベル差を算出する。算出された7つの画素レベル差は、5A~5C、5C~5E、5E~5Gの3組に分けられ、それぞれ絶対値比較手段7A~7Cに入力される。

【0029】減算手段5C、5D、5Eの出力は、絶対値比較手段7Bにより絶対値演算で正の値に変換されるとともに、設定手段8Aが出力する所定の設定値k0と比較され、設定値k0より小さい場合は1、大きい場合は0という相関性の有無を表わすそれぞれ1ビットの二値化信号(D(-1), D(0), D(1))に変換される。この二値化信号(D(-1), D(0), D(1))は、図2の中心の6画素からなる第1の領域における3方向の相関ラインについての相関性の有無を意味する。

【0030】減算手段5A、5B、5Cの出力は、絶対値比較手段7Aにより絶対値演算で正の値に変換されるとともに、設定手段8Bが出力する所定の設定値k1 (k1 < k0)と比較され、同様に二値化信号(E(-3), E(-2), E(-1))に変換される。この二値化信号(E(-3), E(-2), E(-1))は、図2のA(-3), A(-2), A(-1), C(1), C(2), C(3)の6画素からなる第2の領域における3方向の相関ラインについての相関性の有無を意味する。

【0031】減算手段5E、5F、5Gの出力は、絶対値比較手段7Cにより絶対値演算で正の値に変換されるとともに、設定手段8Bが出力する所定の設定値k1と比較され二値化信号(E(1), E(2), E(3))に変換される。二値化信号(E(1), E(2), E(3))は、図2のA(1), A(2), A(3), C(-3), C(-2), C(-1)の6画素からなる第2の領域における3方向の相関ラインについての相関性の有無を意味す

る。

【0032】決定手段9は、これらの二値化信号の組(D(-1), D(0), D(1)) (E(1), E(2), E(3)) (E(-3), E(-2), E(-1))に基づいて、補間値H(-3) ~ H(3)のどれが補間値として最適かを決定する。図3は、決定手段9の特性を示すチャート図であり、設定値k0を用いて得られた第1の領域における二値化信号(D(-1), D(0), D(1))と、設定値k1を用いて得られた第2の領域における二値化信号(E(1), E(2), E(3))及び第3の領域における二値化信号(E(-3), E(-2), E(-1))による補間方向の場合分けを示す。図中の<数字>は、補間方向を表している。

【0033】第1の領域における二値化出力(D(-1), D(0), D(1))に対する補間方向の決定について説明する。

(0, 0, 0)は、垂直、右下がり45度、左下がり45度の3種類の補間方向の何れに対しても画素レベル差が所定の設定値k0を越え有意な相関性がないことを意味しており、補間方向として垂直方向のH(0)を選択し、(1, 1, 1)は3方向全てに相関があることになり結果的に有意な方向性が見いだせないため同じくH(0)を選択し、(1, 0, 1)は、右下がり45度方向に相関性があり、かつ左下がり45度方向に相関性があることになり、相関検出に矛盾があるため誤検出と見なし、無相関と同様にH(0)を選択する。また、(0, 1, 0)は垂直の相関があるためH(0)を選択する。

【0034】(0, 0, 1)は、左下がり方向の画素レベル差が所定の設定値k0を越えるため、この領域内ではH(1)方向の相関が高いと見なせるが、補間すべき方向としてはさらに左下がり方向に浅い角度の可能性があるので、後述する第2の領域における(E(1), E(2), E(3))を考慮して決定する。(1, 0, 0)に関しても同様に、この領域内ではH(-1)方向の相関が高いが、補間すべき方向としてはさらに右下がり方向に浅い角度の可能性があるので、後述の(E(-3), E(-2), E(-1))を考慮して決定する。

【0035】また、(0, 1, 1)と(1, 1, 0)は、相関性に矛盾はないが補間方向としては45度と垂直の間を示しているため、補間性能を上げる場合は(0, 0, 1)および(1, 0, 0)と同じ扱いをしても良いが、本実施例では補間ミスを減らす意味から(0, 1, 0)と同等に扱いH(0)を選択している。次に、第2の領域における(E(1), E(2), E(3))の状態に対する補間方向の判断について説明する。

【0036】第2の領域において相関性を判断する設定値k1は、k1 < k0であるため、(D(-1), D(0), D(1)) = (0, 0, 1)であってもE(1)が1になるとは限らない。したがって、この場合も図3に示す8通りの組合せが存在する。(E(1), E(2), E(3)) = (0, 0, 0)は、設定値k1では3種類の補間方向の何れに対しても有意な相関性がないため補間方向として前回の判断結果であるH(1)を選択し、(1, 0, 1)は、相関検出に矛盾があるため、無相関

と同様にH(1)を選択する。

【0037】ところが、(1, 1, 1) は、3方向全てに相関があることになり結果的に有意な方向性が見いだせないが、前回の判断と併せてH(2)を選択する。また、有意な相関性が見られる(0, 0, 1)、(0, 1, 0)、(1, 0, 0) に対しては今回の判断結果を優先しH(3)、H(2)、H(1)を選択する。(0, 1, 1) および(1, 1, 0) は、相関に矛盾はないが相関方向が7方向の補間ラインの間を意味しているため、(0, 0, 1) および(0, 1, 0) と同じ扱いをすることもできるが、本実施例では補間ミスを減らす意味からより垂直に近い(0, 1, 0) および(1, 0, 0) と同等の扱いをし、H(2)およびH(1)を選択している。

【0038】第3の領域における(E(-3), E(-2), E(-1)) の状態に対する補間方向の判断について説明する。相関性を判断する設定値k1はk1 < k0であるため、(D(-1), D(0), D(1)) = (1, 0, 0) であってもE(-1) が1になるとは限らず、この場合も同様に図3に示す8通りの組合せが存在する。

【0039】(E(-3), E(-2), E(-1)) = (0, 0, 0) は、設定値k1では3種類の補間方向の何れに対しても有意な相関性がないため補間方向として前回の判断結果であるH(-1)を選択し、(1, 0, 1) では、相関検出に矛盾があるため、無相関と同様にH(-1)を選択する。ところが、(1, 1, 1) は、3方向全てに相関があることになり結果的に有意な方向性が見いだせないが、前回の判断と併せてH(-2)を選択する。

【0040】また、有意な相関性が見られる(0, 0, 1)、(0, 1, 0)、(1, 0, 0) に対しては今回の判断結果を優先しH(-1)、H(-2)、H(-3)を選択する。(0, 1, 1) および(1, 1, 0) は、相関に矛盾はないが相関方向が補間ラインの間を意味しているため、(0, 1, 0) および(1, 0, 0) と同じ扱いをすることもできるが、本実施例では補間ミスを減らす意味からより垂直に近い(0, 0, 1) および(0, 1, 0) と同等の扱いをし、H(-1) およびH(-2)を選択している。

【0041】次に上記特性を具現化した図4の回路の動作を説明する。比較手段7Bからの二値データ(D(-1), D(0), D(1)) は、デコーダ91によりデコードされ、比較手段7A、7Cからの二値データ(E(1), E(2), E(3))、(E(-3), E(-2), E(-1)) は、デコーダ92、93によりデコードされる。ANDゲート95A、95B、95Cは、デコーダ91が(1, 0, 0) を選択した場合だけデコーダ93とORゲート94D、94Eによる判断結果を選択手段10に与え、ANDゲート95D、95E、95Fは、デコーダ91が(0, 0, 1)を選択した場合だけデコーダ92とORゲート94B、94Cによる判断結果を選択手段10に与える働きをする。デコーダが上記以外を選択した場合は、デコーダ91とORゲート94Aによる判断結果を選択手段10に与える。これら決定手段9の出力が選択手段10のアナログスイ

チ100A~100Gに与えられると、対応する補間ラインの補間値が画像出力端子から出力される。

【0042】例えば、(D(-1), D(0), D(1)) が(1, 0, 0) のときはデコーダ91の出力(1, 0, 0) がアクティブになりANDゲート95A、95B、95Cをアクティブにし、このとき(E(-3), E(-2), E(-1)) が(1, 1, 0) のときはORゲート94DがアクティブになるためANDゲート95Bを通過してバッファゲート100Bをアクティブにし、補間値H(-2) が画像出力端子に出力される。

【0043】以上述べてきた本実施例の動作をまとめると、まず、第1の領域の6画素の情報を用いて、補間すべき画素を含む3方向の補間ラインの画素のレベル差を検出し、緩い設定値k0と比較して二値化し、これら3方向の補間ラインに対する二値化出力の組合せを用いて3種類の補間方向の中から最適の補間ラインを決定する。次に、第1の領域において左下がり方向の補間方向が選ばれた場合は、第2の領域の6画素に対して厳しい設定値k1を用いた3種類の補間方向の中から最適の補間ラインを決定し、第1の領域において右下がり方向の補間方向が選ばれた場合は、同様に第3の領域の6画素に対して同様に3種類の補間方向の中から最適の補間ラインを決定する。7方向の補間ラインから決定されたひとつの補間ラインに対して、その方向に線形補間を行なうものである。

【0044】なお、本実施例において、上下の走査線上の画素を7画素づつとし7つの補間方向について説明したが、例えば5画素づつとし5方向の補間とするには、第2、第3の領域に補間ラインをそれぞれ2方向にして2段階目の判断とすることで容易に可能である。本実施例ではモノクロ情報として説明したが、カラー情報については輝度信号又はG信号(RGB信号の場合)を用いて相関性を検出し、他の信号に対して同じ方向に補間する手法が適切である。

【0045】また、本実施例はハードウェア構成で説明したが、実質的に同一のソフトウェアルーチンを用いても実現できる。

【0046】

【発明の効果】以上説明してきたように本発明によれば、補間方向を決定する相関性を各補間ライン毎に独立に判断でき、それらの組合せの全ての場合に応じて最適な補間方向を決定することができるため、従来例の方式である各方向の画素レベル差を相互比較する方式に比べて次の点で優れた効果がある。

【0047】どの補間方向にも画素レベル差が大きい場合は、相関性が無いと明確に判断できるので、それに起因する相関性の検出エラーを防止できるという効果があり、相関検出誤りによるノイズがなくなり画質劣化が防止できる。また、どの補間ラインの方向にも画素レベル差が小さく、本来全ての方向に相関性がある場合でも、

全方向に相関性が有ると明確に判断できるので、それに起因する相関性の検出エラーを防止できるという効果があり、同様に画質劣化が防止できる。

【0048】さらに、補間すべき画素に近い6画素による確実性の高い相関情報を用いてさらに45度以下の浅い角度に対する相関検出を行なうため、検出ミスの確率が高い浅い角度に対する検出エラーが防止できる。これらの効果の総合すると、ノイズの発生が無い、画像中の斜め線が滑らかである、解像度の高い補間ができるという効果がある。

【図面の簡単な説明】

【図1】本発明の実施例における相関検出補間装置のブロック図である。

【図2】同実施例における補間すべき画素B(0)を中心にして、入力されるAラインとCラインの画素情報と補間すべき画素情報の位置関係、7方向の補間ライン、及びその補間値(図中添字付きのH)を示し、補間動作の概念図である。

【図3】同実施例における相関検出動作説明のためのチャート図である。

【図4】同実施例における相関検出補間装置の決定手段*

* および選択手段の詳細回路図である。

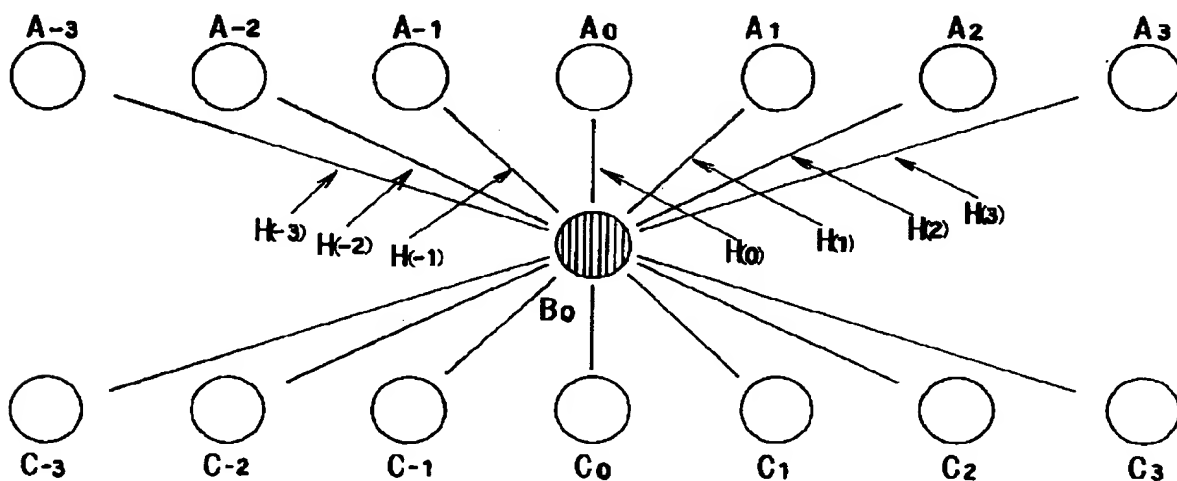
【図5】従来例の相関検出を有した補間方法の説明図である。

【図6】従来例の補間ノイズが発生する画像例の説明図である。

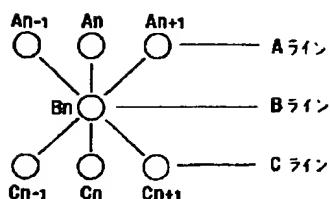
【符号の説明】

- | | |
|----------------|----------|
| 1 A~1 F | 水平遅延手段 |
| 2 A~2 F | 水平遅延手段 |
| 3 A~3 G | 水平遅延手段 |
| 10 4 A~4 G | 演算手段 |
| 5 A~5 G | 減算手段 |
| 6 | 垂直遅延手段 |
| 7 A~7 C | 絶対値比較手段 |
| 8 A~8 B | 設定手段 |
| 9 | 決定手段 |
| 10 | 選択手段 |
| 91~93 | デコーダ |
| 94 A~94 E | ORゲート |
| 95 A~95 F | ANDゲート |
| 20 100 A~100 G | アナログスイッチ |

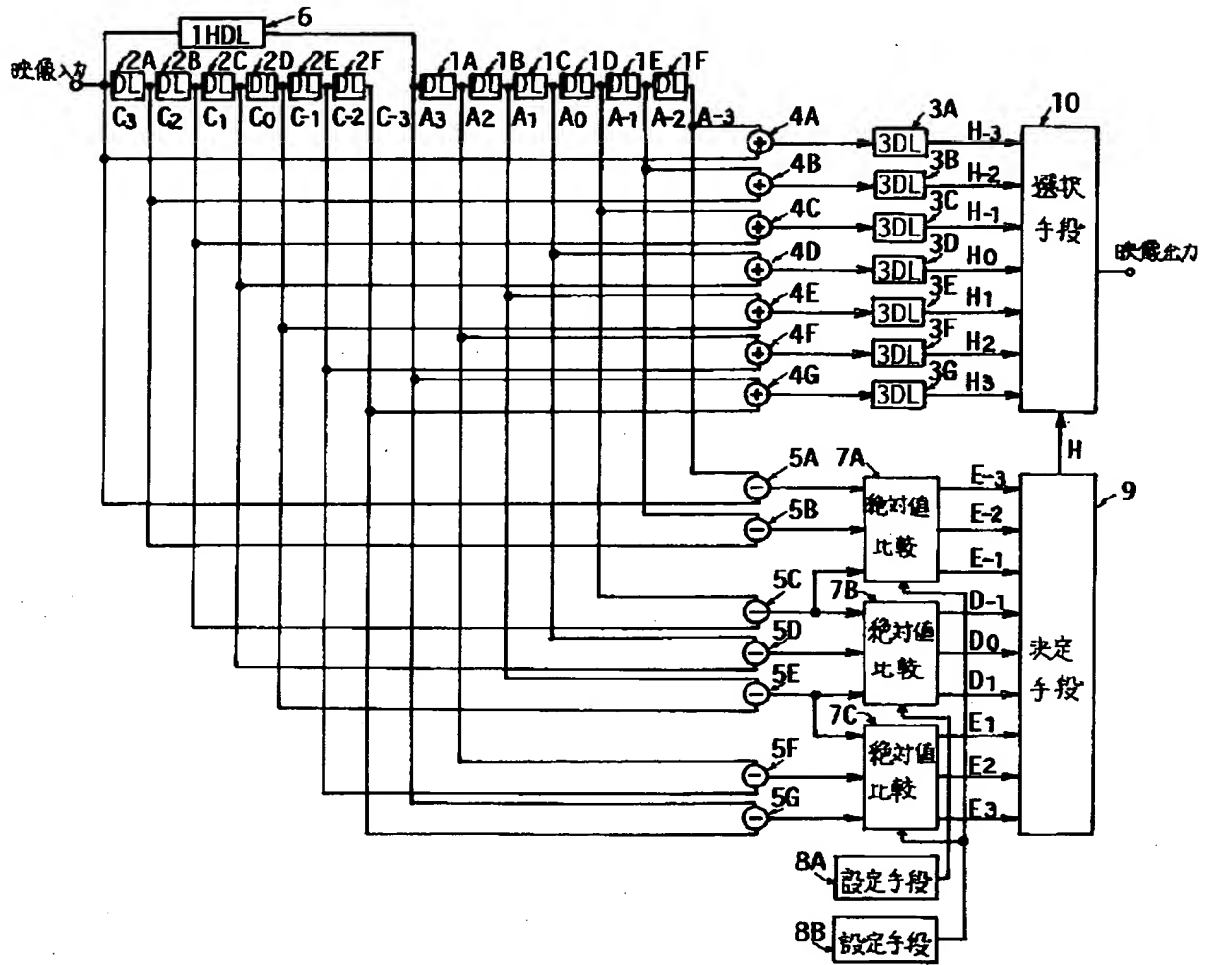
【図2】



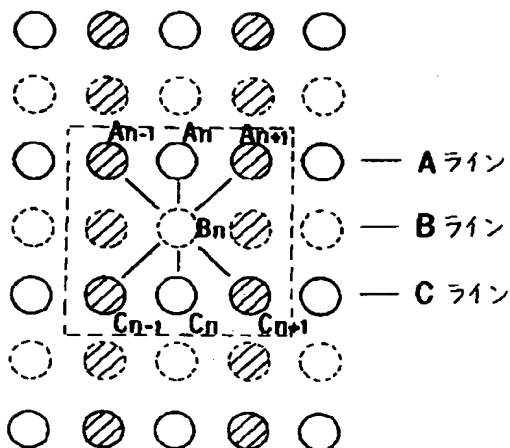
【図5】



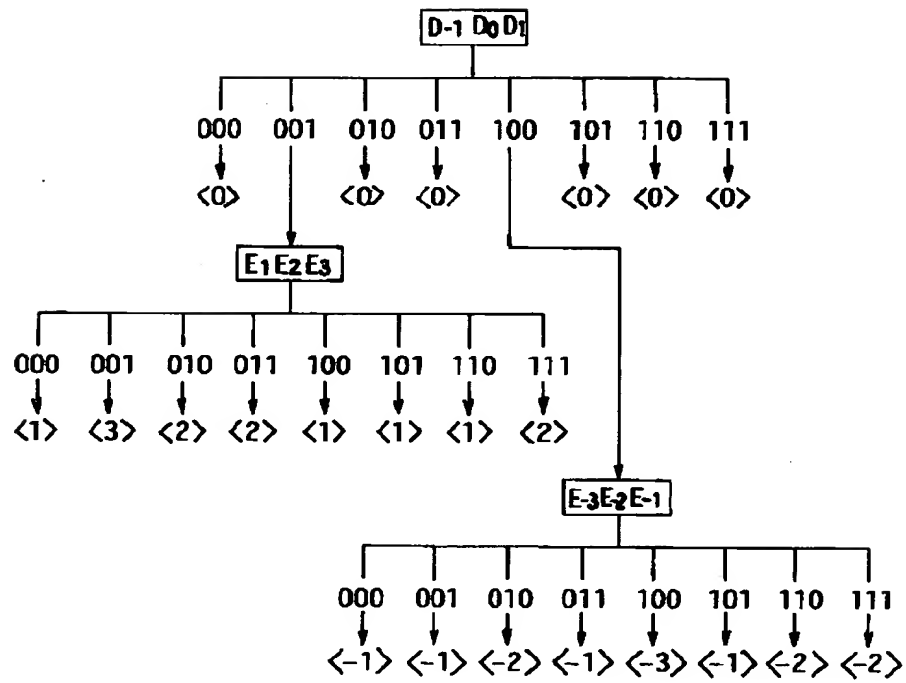
【図1】



【図6】



【図 3】



【図4】

